

Reistijden op een chip

Een chip is een wirwar van miljoenen componenten en de bijbehorende verbindingen. Hoe lang doet een signaal er over om in die wirwar van het ene naar het andere station te reizen? Het bedrijf Synopsys, dat chips ontwerpt, vroeg de wiskundigen van de Studiegroep hulp bij het schatten van die tijd.

Chips hebben een beat, ze voeren hun berekening uit in rondes. De tijd loopt, en na één kloktijd - één beat - moeten alle componenten op de chip klaar zijn met hun taak voor die ronde. De output van de ene ronde is weer input voor de volgende ronde. Het is essentieel dat alle componenten de beat bijhouden, anders loopt de boel in de soep. Daarom is het bij het ontwerpen van de chip zo belangrijk om in te kunnen schatten, hoe lang een signaal onderweg is van A naar B, en hoeveel tijd er op punt B nodig is om het signaal te verwerken.

Op één chip zitten miljoenen componenten. Die op handige, logische manier op de chip plaatsen is geen sinecure. De verbindingen mogen elkaar niet raken en de verbindingen moeten zo kort mogelijk zijn om de reistijd van het signaal te minimaliseren. “In het ontwerpen van een chip kijken we altijd eerst naar de kritische verbindingen. Die moeten snel en dus zo kort mogelijk zijn. Minder belangrijke verbindingen mogen wel een omweg maken. Het voelt alsof je tien keer het hele wegennetwerk van Europa aan moet leggen, terwijl je ook nog moet bepalen waar de steden liggen”, vertelt R&D-directeur Ed Huijbregts van Synopsys in zijn kantoor op de High Tech Campus in Eindhoven.

De vraag die Huijbregts en zijn collega’s de wiskundigen stelden, was om een slimme manier te verzinnen om de *delayfunctie* af te schatten: de reistijd van een signaal tussen de componenten. Zelf gebruikt Synopsys daarvoor een heel simpel algoritme, enkel gebaseerd op de afstand: hoe groter de onderlinge afstand, hoe langer de reistijd. “Dat is een eerste benadering, maar we verwachten winst door meer variabelen mee te nemen”, aldus Huijbregts. Eis aan de wiskundigen was daarbij wél om het

allemaal simpel te houden. De delayfunctie word namelijk extreem vaak gebruikt tijdens het ontwerpproces van een chip. Bij het ontwerpen van een chip gebeurt dit miljarden keren: rekentijd is dus cruciaal.



*Een chip met in kleur de verbindingen tussen de componenten.
Beeld: Synopsys.*

Als uitgangspunt kregen de wiskundigen data van twee heel verschillende soorten chips. “We hebben de wiskundigen behalve de positie van de componenten bewust maar een paar andere variabelen meegegeven, om te voorkomen dat ze met té complexe voorstellen zouden komen”, vertelt Huijbregts achteraf. “We hebben liever een snel, simpel model, waarvan je bovendien goed snapt hoe het werkt, dan een complex model dat meer rekentijd kost.”

De wiskundigen kregen de volgende informatie over de chips: een lijst met componenten, het type component, de positie van de component, de verwerkingstijd voor in- en uitgaande signalen en de zogeheten *slack* – een maat die aangeeft in hoeverre de gewenste snelheid voor een verbinding wordt gehaald. De vraag was een verbeterde delayfunctie te ontwikkelen met deze informatie als input.

“We begonnen met het opsplitsen van de data voor verschillende soorten componenten”, vertelt deelnemer Harshit Bansal. Het type component bleek echter geen goede voorspeller te zijn voor de delayfunctie. Wat wél van invloed bleek, was of een

component een zogeheten *sink* of *isink* was. Een *isink* is een component waar het signaal wordt omgedraaid – er wordt dan van een 0 een 1 gemaakt, of andersom. *Isinks* leveren een grotere vertraging op dan *sinks* - componenten die het signaal niet inverteren. De wiskundigen raden Synopsys daarom aan om het onderscheid tussen *sinks* en *isinks* mee te nemen bij het afschatten van de delayfunctie.

Vervolgens keken de wiskundigen naar het aantal verbindingen tussen de componenten. Een component kan verbonden zijn met één of meer volgende componenten. De meeste componenten hebben een paar verbindingen, maar sommigen hebben er honderden. Bansal: “Wij wilden weten of de reistijd van het signaal afhankelijk is van het aantal verbindingen.” Dat bleek inderdaad zo te zijn. De wiskundigen adviseren dan ook om ook deze factor mee te nemen in de delayfunctie.

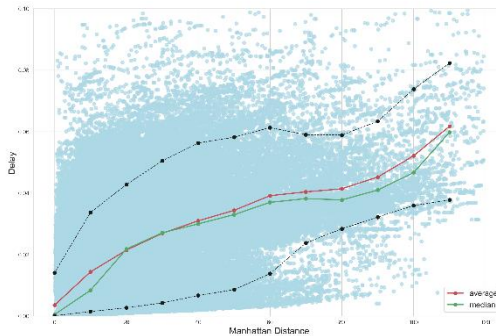
De wiskundigen verdeelden nu hun datasets in 14 klassen, waarbij gesorteerd werd naar *sinks* en *isinks* en naar het aantal verbindingen. Voor ieder van de klassen bepaalden de wiskundigen met lineaire regressie een voorspellende delayfunctie. De delaytijd per klasse werd uitgedrukt als functie van de afstand tussen de componenten. Tot vreugde van de groep gaf deze methode een verbetering ten opzichte van de methode van Synopsys. Bansal: “Een week is kort. We hebben laten zien dat je met deze methode een betere uitkomst krijgt, maar we hebben nog niet geoptimaliseerd. Sommige klassen hadden wat weinig data. Ook zou het kunnen zijn dat je de klassen beter anders kan indelen, maar die optimalisatieslag laten we over aan Synopsys. Het ging nu om de methode.”

De groep adviseert Synopsys ook om eens goed te kijken naar drukke plekken op de chip. “Je hebt in het midden van een chip knooppunten, centra waar allerlei belangrijke componenten en verbindingen dicht op elkaar zitten. De delaytijden zijn daar soms opvallend hoog, ondanks de korte afstand tussen de componenten”, vertelt Bansal. Door deze atypische verbindingen als een aparte klasse te beschouwen, is de delayfunctie mogelijk

nog duidelijk te verbeteren. “Wij hebben daar niet verder naar gekeken, door tijdgebrek. Maar daar verwacht ik zeker winst.”

De wiskundigen vonden ook tijd om te kijken naar de verschillen tussen de datasets. Waar in dataset 1 een mooie trend te zien was tussen de lengte van een verbinding en zijn delaytijd, vertoonde dataset 2 veel meer ruis. De wiskundigen deelden dataset 2 daarom op in kleine subsets voor een statistische analyse. De data van de subsets werden uitgezet in histogrammen, die de vorm van een bètaverdeling bleken te hebben. Bansal: “Er was te weinig tijd voor de volgende stap – per subset een lineaire benadering te maken voor de delaytijd, maar deze aanpak lijkt ons wel een goed idee.”

Een andere, simpelere methode werkte ook behoorlijk. De wiskundigen gebruikten nu ook enkel de reisafstand als maat, net als Synopsys doet. Maar in plaats van de hele dataset als één geheel te benaderen met een delayfunctie, hakten de wiskundigen de data op in subsets. De subsets waren gebaseerd op de lengte van de verbindingen. Per subset bepaalden zij een delayfunctie, waardoor de delayfunctie wat beter op maat was.



De delayfunctie is nu beter op maat dankzij het onderverdelen van de data in subsets.

Op donderdag besloten de wiskundigen op de valreep nog met machine learning aan de slag te gaan. Als belangrijkste input

kozen zij de factoren, waar ze eerder in de week succes mee boekten: de afstand tussen de driver en de sink, en het aantal verbindingen dat de driver heeft. Deze aanpak leverde duidelijk de beste resultaten, maar tegen een prijs. “Deze methode is traag, 70 keer langzamer dan de aanpak met lineaire regressie”, zo vertelt Bansal. Voor de daagse optimalisatieslagen in chipdesign is dat te langzaam, beaamt ook Huijbregts. Toch kan de aanpak interessant zijn. “Misschien is het mogelijk uitkomsten in vergelijkbare situaties te hergebruiken.” Huijbregts benadrukt dat machine learning goed werkt als je veel data hebt om op te trainen, en dat veel data nou precies is wat Synopsys in huis heeft. “Dit is zeker de toekomst.” Nu al wordt machine learning gebruikt in chip design, bijvoorbeeld voor het herkennen van fouten in een ontwerp.

Een pad dat de groep in de week ook kort bewandelde was die van de fysica van de chip. De delaytijd is immers ook te berekenen aan de hand van de weerstand en de capaciteit van de draad en de component. Het ligt voor de hand om de delaytijd dan ook op die manier te bepalen. Uitgeschreven dook er echter een kwadratische term op in de delayfunctie. Deze aanpak viel daarom voor nu af; Synopsys houdt het graag bij een lineaire benadering. Bovendien leert de ervaring dat al die mooie fysische vergelijkingen het goed doen op papier, maar in de praktijk tegenvallen. Huijbregts: “Je kan wel netjes een formule opschrijven voor de capaciteit van een draad, maar we weten dat het in praktijk zo niet werkt. De capaciteit van een verbinding verandert bijvoorbeeld beduidend wanneer een naburige draad niet parallel ligt, maar er haaks opstaat. Daar houden die formules geen rekening mee.” “Ook al hebben we deze weg niet gekozen, de fysica is echt niet helemaal verdwenen”, relativeert Bansal. “Die zit namelijk wel ingebakken in de dataset die we gebruikten.” Huijbregts vindt dat de frisse blik van de wiskundigen de week zeer de moeite waard heeft gemaakt: “Ik vond het inspirerend. We zijn nu bezig met het testen van de resultaten.” Ook Bansal blikt tevreden terug: “Leerzaam, en fijn om een bedrijf te kunnen helpen met je wiskunde.”